

THIẾT KẾ VÀ CHẾ TẠO BỘ THÍ NGHIỆM MẠCH SỐ PHỤC VỤ HỌC TẬP VÀ GIẢNG DẠY

Đường Khánh Sơn^{1,*}, Trần Thị Thanh Thảo², Nguyễn Quốc Anh¹, Nguyễn Duy Cường¹

¹Khoa Kỹ thuật Cơ khí, Trường Đại học Kỹ thuật Công nghệ Cần Thơ, Việt Nam

²Phòng Khảo thí Đảm bảo chất lượng, Trường Đại học Kỹ thuật Công nghệ Cần Thơ, Việt Nam

Tóm tắt: Nghiên cứu này nhằm mục tiêu thiết kế và chế tạo bộ thí nghiệm mạch số tích hợp đa năng có cấu trúc module, đáp ứng yêu cầu thực hành trực quan và nâng cao độ bền phần cứng trong môi trường đào tạo. Phương pháp thực hiện bao gồm nghiên cứu đề cương chi tiết học phần, lựa chọn linh kiện phù hợp, thiết kế mạch nguyên lý trên phần mềm Proteus, thiết kế mô hình 3D và mạch in bằng phần mềm Altium Designer, chế tạo phần cứng bằng công nghệ cắt, khắc laser. Tính mới của nghiên cứu thể hiện ở việc tích hợp hệ thống bảo vệ tích cực chống ngắn mạch, ngược cực và quá dòng sử dụng cầu chì tự phục hồi PTC cho từng khối chức năng. Kết quả thực nghiệm cho thấy nguồn cấp 5,0 VDC tích hợp hoạt động ổn định với độ sụt áp dưới 1,6% khi đầy tải (0,8 A), tần số xung clock điều chỉnh chính xác từ 1 Hz đến 102 kHz với thời gian sườn lên 24 ns. Tỷ lệ kiểm thử thành công các bài thực hành logic đạt 100% qua 20 lần kiểm tra liên tục. Đánh giá khảo sát trên 56 sinh viên cho thấy thiết bị hỗ trợ củng cố kiến thức lý thuyết đạt điểm trung bình 4,21/5 (Cronbach's Alpha = 0,84). Kết quả nghiên cứu cung cấp một giải pháp tự chế tạo công cụ giảng hữu ích trong đào tạo, góp phần nâng cao hiệu quả giảng dạy và học tập, khơi dậy hứng thú cho sinh viên.

Từ khóa: bộ thí nghiệm mạch số, đào tạo kỹ thuật bán dẫn vi mạch, tín hiệu số

1. GIỚI THIỆU

Hiện nay, nhu cầu nguồn nhân lực chất lượng cao phục vụ ngành công nghiệp bán dẫn tại Việt Nam đang tăng trưởng mạnh mẽ. Quyết định số 1018/QĐ-TTg của Thủ tướng Chính phủ định hướng đến năm 2030, nước ta cần đào tạo ít nhất 50.000 kỹ sư bán dẫn trở lên [1].

Trong bối cảnh đó, việc trang bị các thiết bị thí nghiệm hiện đại, phù hợp với nội dung đào tạo là một yêu cầu cấp thiết. Đặc biệt đối với học phần Kỹ thuật số và mạch số, vốn là nền tảng trong các chương trình đào tạo kỹ thuật bán dẫn nói riêng và điện tử nói chung [8], việc học thông qua các mô hình thực hành giúp sinh viên tiếp cận bản chất hoạt động của các công logic, bộ đếm, thanh ghi, mạch giải mã,... những khối cấu trúc cốt lõi trong hệ thống điều khiển, xử lý và tự động hóa hiện đại và là

bước chuẩn bị bắt buộc trước khi chuyển sang thiết kế vi mạch chuyên sâu trên các phần mềm EDA hay ngôn ngữ mô tả phần cứng như Verilog/VHDL [10]. Tuy nhiên các bộ thí nghiệm mạch số thương mại nhập ngoại phổ biến trên thị trường như ED-2000 hoặc kit tích hợp TDC-100 có giá thành rất cao, dao động từ 15 đến 40 triệu đồng, gây khó khăn cho việc trang bị quy mô lớn. Ngoài ra, các thiết bị này thường có thiết kế đóng kín, sử dụng dây kết nối chuyên dụng nên sinh viên khó tiếp cận sơ đồ chân thực tế của IC [7]. Ngược lại, việc chỉ sử dụng các phần mềm mô phỏng ảo như Proteus, Multisim tuy linh hoạt nhưng làm giảm kỹ năng thao tác thực tế và không phản ánh các vấn đề vật lý thực như nhiễu tín hiệu, sụt áp nguồn và độ dốc sườn xung [9]. Đặc biệt, các nghiên cứu tự thiết kế kit hiện nay hầu như chưa chú trọng đến cơ chế bảo vệ chủ động chống ngắn mạch và

ngược cực, là lỗi rất phổ biến khi sinh viên tự tay lắp dây trên bo mạch rời.

Việc sử dụng các IC logic rời dòng 74LS (TTL) thế hệ cũ trong giảng dạy mạch số cơ bản giúp sinh viên trực quan hóa cấu trúc transistor bên trong và kiểm nghiệm trực tiếp hoạt động của các hàm logic trước khi tiếp cận công nghệ FPGA hay ASIC phức tạp hơn [10]. Do đó, việc nghiên cứu thiết kế và chế tạo một bộ thí nghiệm mạch số có giá thành thấp, tích hợp sẵn cơ chế bảo vệ, cấu trúc module trực quan là một hướng đi cấp thiết.

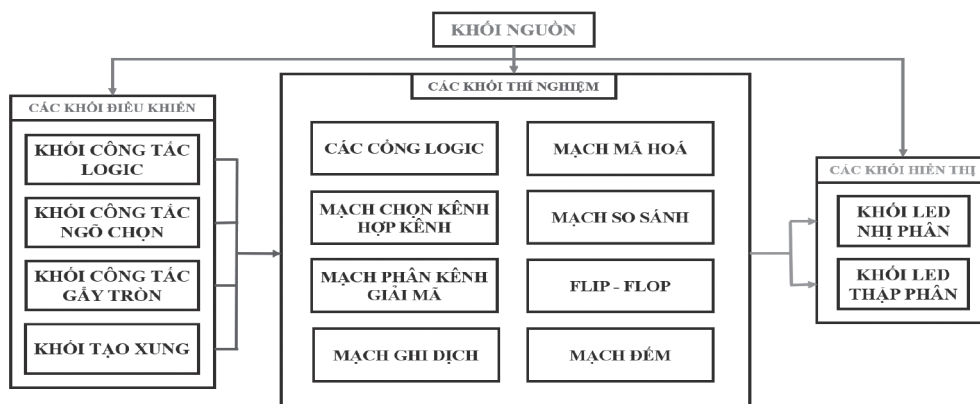
Nghiên cứu này hướng đến mục tiêu thiết kế và chế tạo hoàn chỉnh một bộ thí nghiệm mạch số tích hợp đa chức năng có độ bền cao. Tính mới của nghiên cứu nằm ở việc tối ưu hóa sơ đồ nguyên lý bảo vệ bằng cầu chì tự phục hồi PTC cho từng module riêng biệt và tích hợp bộ tạo xung clock có tần số điều chỉnh linh hoạt. Bài báo trình bày chi tiết từ phương pháp xây dựng lưu đồ

nghiên cứu, lựa chọn linh kiện trên cơ sở kỹ thuật, thiết kế PCB trên phần mềm Altium Designer, chế tạo phần cứng, kiểm thử dạng sóng xung nhịp bằng máy hiện sóng, cho đến đánh giá định lượng hiệu quả giảng dạy thông qua khảo sát sinh viên và kết quả học tập thực tế.

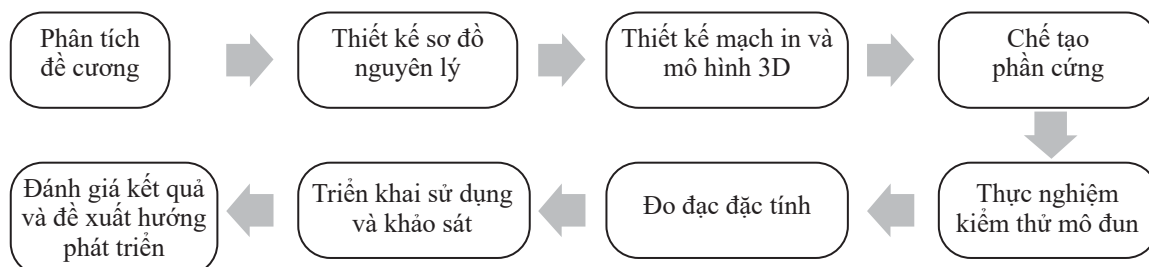
2. PHƯƠNG PHÁP NGHIÊN CỨU

2.1 Phương pháp xây dựng bộ thí nghiệm mạch số

Nghiên cứu được triển khai dựa trên lý thuyết mạch số [2], [3], [4], [5] kết hợp phân tích chương trình đào tạo thực hành kỹ thuật số. Nhóm tác giả đã xây dựng quy trình nghiên cứu thiết kế và chế tạo bộ thí nghiệm gồm các khối chức năng chính: khối điều khiển, khối thực thi, khối hiển thị kết quả và khối nguồn như hình 1. Để đảm bảo tính khoa học và tiến độ thực hiện, lưu đồ quá trình nghiên cứu được thiết lập chi tiết như hình 2.



Hình 1. Sơ đồ khối của bộ thí nghiệm



Hình 2. Lưu đồ quá trình nghiên cứu thiết kế và chế tạo

Khối điều khiển gồm: các công tắc logic, công tắc ngõ chọn, công tắc gảy tròn và khối tạo xung. Vai trò của khối này là cung cấp tín hiệu nhị phân, mã BCD và xung clock đến các ngõ vào của các khối thí nghiệm. Các khối thực thi có nhiệm vụ thực hiện các phép xử lý tín hiệu và phép toán logic trong thí nghiệm như chọn kênh - hợp kênh, phân kênh - giải mã, mã hoá, nhớ, so sánh, đếm, ghi dịch. Khối hiển thị dùng để hiển thị kết quả thí nghiệm dưới nhị phân hoặc thập phân thông qua các LED.

Khối nguồn cung cấp năng lượng ổn định cho toàn bộ hệ thống. Linh kiện bán dẫn chính được lựa chọn cho bộ thí nghiệm là dòng IC rời 74LS (Low-power Schottky TTL) vì các lý do: Mức logic rõ ràng ($V_{IL} \leq 0,8\text{ V}$, $V_{IH} \geq 2,0\text{ V}$) dễ kiểm nghiệm; IC 74LS có khả năng chịu dòng ngõ ra và chống tĩnh điện tốt hơn dòng, giúp hạn chế hỏng hóc khi sinh viên cắm sai dây; Tần số đáp ứng tối đa lên tới 35 MHz, hoàn toàn đáp ứng các bài thí nghiệm tần số cao. Khối hiển thị sử dụng LED đơn tiêu thụ dòng thấp (10-15 mA) nối tiếp điện trở hạn dòng 330 Ohm để bảo vệ ngõ ra IC. Khối nguồn cấp sử dụng nguồn xung Buck DC-DC hiệu suất cao (>85%) thay cho nguồn tuyến tính LM7805.

Thông số kỹ thuật chi tiết của phần cứng bộ thí nghiệm bao gồm: PCB được thiết kế trên phần mềm Altium Designer, sử dụng chất liệu phíp thủy tinh FR4 có độ bền cơ học cao, độ dày bo mạch 1,6 mm, độ dày đồng 35 micromet. Đường mạch nguồn được thiết kế rộng 40 mil để

chịu dòng tải lớn, đường mạch tín hiệu rộng 15 mil. Kích thước PCB chính là 265 x 185 mm. Toàn bộ mạch in được phủ sơn chống oxy hóa và mạ thiếc tại các điểm hàn. Vỏ hộp bảo vệ có kích thước tổng thể 265 x 185 x 75 mm. Công suất tiêu thụ tối đa của thiết bị khi hoạt động đầy tải là 4,5 W.

2.2 Thiết kế sơ đồ nguyên lý

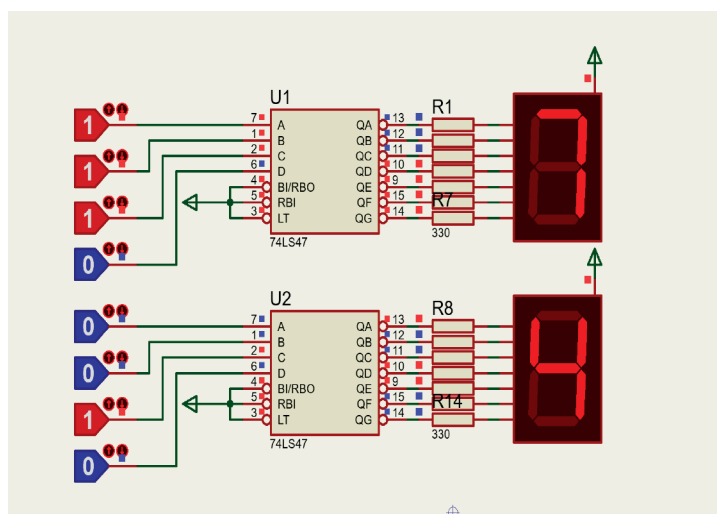
2.2.1 Sơ đồ nguyên lý khối điều khiển

Đối với các công tắc logic và công tắc ngõ chọn có nguyên lý hoạt động và cấu trúc tương tự nhau, gồm: công tắc, 2 điện trở và transistor C1815. Với công tắc lẩn, việc xuất tín hiệu nhị phân hoặc BCD hoàn toàn dựa vào thiết bị, ta chỉ cần cấp nguồn đúng thông số định mức. Riêng đối với khối cấp xung, nhóm nghiên cứu đã thiết kế mạch dựa trên nguyên lý hoạt động của IC 74LS123. Theo datasheet của IC 74LS123 được công bố từ hãng Fairchild (2000) thì IC 74LS123 hoạt động như một bộ tạo xung đơn khi được đấu nối với một điện trở và tụ điện.

2.2.2 Sơ đồ nguyên lý khối hiển thị số

Khối LED nhị phân hiển thị giá trị 1 (tương ứng LED sáng) và 0 (tương ứng LED tắt). Cấu tạo gồm 16 LED đơn mắc nối tiếp điện trở và nối đất chung.

Khối LED thập phân để hiển thị số có giá trị từ 0 đến 9, gồm: 2 IC 74LS47, 2 LED 7 thanh và các điện trở. 74LS47 là IC giải mã BCD nhận tín hiệu vào là một số thập phân được mã hóa nhị phân và xuất tín hiệu để điều khiển 7 đoạn hiển thị các chữ số từ 0 đến 9, [6].



Hình 3. Sơ đồ nguyên lý khối LED hiển thị số thập phân

2.2.3 Sơ đồ nguyên lý các khối thực thi

Như đã trình bày ở trên các khối thực thi gồm mạch chọn kênh - hợp kênh, phân kênh - giải mã, mã hoá, nhớ, so sánh, đếm, ghi dịch.

Các cổng logic

Mạch cổng logic được nhóm nghiên cứu thiết kế gồm 4 loại: NOT (74LS04), NAND (74LS00), OR (74LS32) và XOR (74LS86).

Các mạch chọn kênh – hợp kênh

Mạch chọn kênh còn gọi là mạch hợp kênh có chức năng chọn lần lượt 1 trong N kênh vào để đưa đến ngõ ra duy nhất. Do đó mạch chọn kênh còn được gọi là mạch chuyển dữ liệu song song ở ngõ vào thành dữ liệu nối tiếp ở ngõ ra, được gọi là Multiplex [3], [4]. Mạch hợp kênh 4 bit sử dụng IC 74LS157 có giá trị ngõ ra là 4 bit nhị phân. Tương tự, mạch hợp kênh 1 bit sử dụng IC 74LS251 có giá trị ngõ ra là 1 bit nhị phân.

Các mạch phân kênh và giải mã

Mạch phân kênh có nhiệm vụ tách dữ liệu từ một ngõ vào đến nhiều ngõ ra [3], [4]. Mạch phân kênh 2 bit (IC 74LS155) có 2 vùng, mỗi vùng có 1 ngõ

vào và 4 ngõ ra. Mạch phân kênh 8 bit (IC CD4051), có 1 ngõ vào dữ liệu và 8 ngõ ra riêng biệt. Các mạch giải mã dựa vào tín hiệu ở n ngõ vào và chuyển thành một dạng mã ở các ngõ ra. Các mạch giải mã hoạt động tương tự như mạch phân kênh nhưng khác ở chỗ có nhiều ngõ vào thay vì một [3], [4]. Mạch giải mã 2 IN – 4 OUT gồm các IC 74LS04 và 74LS11. Mạch giải mã 3 IN – 8 OUT sử dụng IC 74LS138. Và mạch giải mã 4 IN – 7 OUT sử dụng IC 74LS47.

Mạch mã hoá

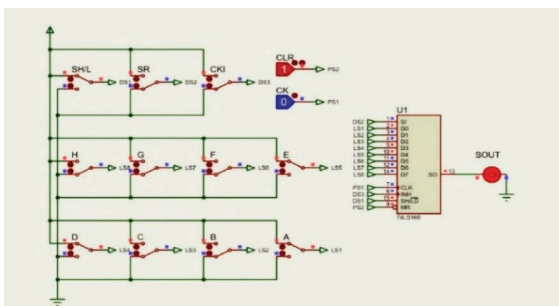
Mạch mã hoá thực hiện hoạt động ngược lại mạch giải mã [3], [4]. Bộ mã hóa 8 To 3 là một mạch tổ hợp (IC 74LS148) chuyển đổi tín hiệu từ 8 ngõ vào thành 3 ngõ ra mã nhị phân.

Các mạch so sánh

Các mạch này dùng để so sánh hai số ở dạng nhị phân. Đối với mạch so sánh 2 trường hợp, kết quả hoặc là bằng nhau tương ứng ngõ ra ở mức thấp, hoặc là không bằng nhau tương ứng ngõ ra ở mức cao. Mạch so sánh 3 trường hợp phân biệt rõ hơn: hoặc bằng, hoặc lớn hơn, hoặc bé hơn.

Các Flip – Flop

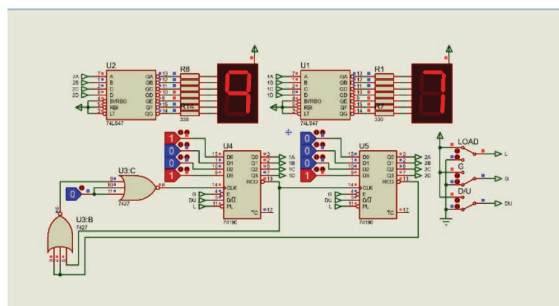
Phần tử nhớ trong mạch tuần tự thường được gọi là Flip – Flop dùng để lưu trữ một bit nhị phân. Trạng thái của Flip – Flop chỉ thay đổi khi có xung clock tác động. Trong nghiên cứu mô hình thí nghiệm này, nhóm chọn 2 loại Flip – Flop tiêu biểu để thực hiện là D và JK, [4], [5].



Hình 4. Mạch ghi dịch 8 bit

Mạch ghi dịch

Mạch ghi (hình 4) dịch lưu trữ và dịch chuyển dữ liệu nhị phân, [3]. Đại diện cho thí nghiệm này là IC 74LS166 - một thanh ghi dịch 8 bit song song vào và nối tiếp ra, nghĩa là dữ liệu được nạp vào song song từ 8 chân đầu vào và xuất ra từng bit ở 1 ngõ ra theo dạng tuần tự.



Hình 5. Sơ đồ nguyên lý mạch đếm

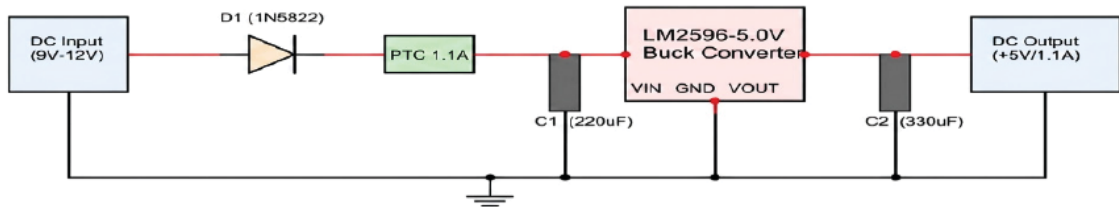
Các mạch đếm

Mạch đếm (hình 5) là mạch tuần tự được sử dụng để đếm số lượng các sự kiện hoặc xung nhịp. Các mạch đếm trong bộ thí nghiệm này đều là mạch đếm tuần tự [3], [4]. Bằng cách ghép ngõ ra của Flip - Flop trước với ngõ vào của Flip Flop sau, sự chuyển trạng thái của mỗi Flip Flop sẽ tạo ra tác động chuyển đổi trạng thái cho Flip Flop kế tiếp nó. Mạch đếm thuận – ngược sử dụng IC 74LS190, 74LS27 và bộ hiển thị thập phân. Trong mạch này, tín hiệu xung Clock đi vào IC 74LS190 đầu tiên và sự chuyển đổi trạng thái khi đạt giá trị tối đa hoặc tối thiểu của IC này sẽ tạo ra tác động để IC thứ hai, tạo thành hoạt động đếm không đồng bộ.

2.2.4 Sơ đồ nguyên lý khối nguồn và mạch bảo vệ

Khối nguồn và bảo vệ đóng vai trò quyết định đến độ bền của bộ thí nghiệm khi sinh viên thực hành cắm dây. Sơ đồ nguyên lý

chi tiết khối nguồn được thiết kế như Hình 6. Điện áp đầu vào DC 9V-12V từ adapter được đưa qua diode Schottky 1N5822 để bảo vệ ngược cực. Diode Schottky được chọn nhờ có điện áp sụt chỉ 0,3 V, thấp hơn nhiều diode silic thông thường (0,7 V), giúp giảm hao tổn công suất. Tiếp theo, cầu chì tự phục hồi RXEF110 (dòng giữ 1,1 A, dòng cắt 2,2 A) được mắc nối tiếp trên đường nguồn dương. Khi xảy ra ngắn mạch ở bất kỳ module nào, dòng điện tăng cao làm PTC nóng lên và chuyển sang trạng thái trở kháng cao, ngắt dòng điện để bảo vệ linh kiện. Sau khi ngắn mạch được khắc phục, PTC tự nguội và dẫn điện trở lại. Điện áp sau PTC được đưa vào IC ổn áp xung LM2596-5.0V để hạ áp xuống 5,0 VDC cấp cho toàn bộ mạch logic rời TTL. Tụ điện C1 (220 microfarad) and C2 (330 microfarad) kết hợp các tụ gốm 100 nF đặt tại chân nguồn của mỗi IC để lọc nhiễu tần số cao và ổn định điện áp.

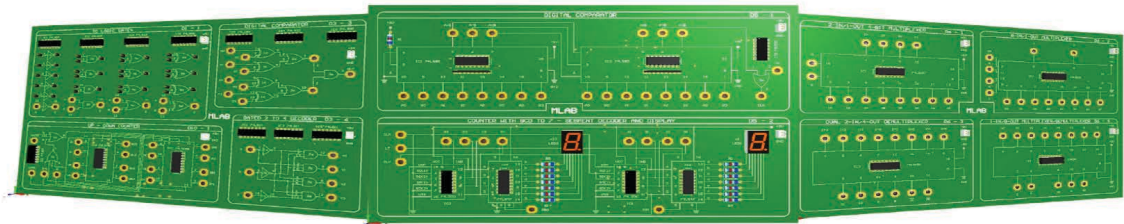


Hình 6. Sơ đồ nguyên lý khối nguồn và mạch bảo vệ

2.3 Thiết kế mô hình 3D và chế tạo

Sau khi thiết kế sơ đồ nguyên lý và mô phỏng hoạt động bằng phần mềm proteus,

nhóm nghiêm cứu tiến hành thiết kế mô hình 3D và mạch in trên phần mềm Altium Designer.



Hình 7. Mô hình 3D các mạch bộ thí nghiệm

2.4 Quy trình mô phỏng và kiểm thử phần cứng

Quy trình kiểm tra chất lượng bộ thí nghiệm được chia làm hai giai đoạn: mô phỏng lý thuyết và đo đạc thực nghiệm. Trước khi chế tạo mạch in, toàn bộ sơ đồ nguyên lý của các module được kiểm tra hoạt động logic trên phần mềm Proteus 8.15. Sau khi lắp ráp phần cứng hoàn chỉnh, quá trình kiểm thử thực tế được tiến hành trong điều kiện phòng thí nghiệm tiêu chuẩn (25 độ C, độ ẩm 60%). Các trường hợp kiểm thử bao gồm: Kiểm tra điện áp tĩnh tại các điểm đo chính trên PCB bằng đồng hồ vạn năng; Cấp các mức logic đầu vào 0 V và 5 V để kiểm nghiệm bảng chân trị của các cổng logic rời, bộ đếm, thanh ghi; Đo đặc tham số động học của xung clock phát ra từ IC NE555 (tần số, biên độ, thời gian sườn lên, sườn xuống, độ rộng xung) bằng máy hiện sóng.

2.5 Phương pháp đánh giá hiệu quả đào tạo

Để đánh giá hiệu quả của bộ thí nghiệm trong giảng dạy thực hành, nhóm nghiên cứu đã triển khai phương pháp thực nghiệm sư phạm kết hợp điều tra khảo sát. Khảo sát được thực hiện trên 56 sinh viên thuộc ngành Công nghệ Kỹ thuật Cơ điện tử và Kỹ thuật Điều khiển & Tự động hóa sau khi hoàn thành học phần thực hành Kỹ thuật số. Bảng câu hỏi gồm 11 câu hỏi khảo sát theo thang đo Likert 5 mức độ (từ 1: Rất không hài lòng đến 5: Rất hài lòng) tập trung vào tính trực quan, độ bền và tính thực tế của thiết bị. Độ tin cậy của thang đo khảo sát được kiểm định thông qua hệ số Cronbach's Alpha bằng phần mềm SPSS. Hiệu quả học tập của sinh viên được đánh giá khách quan bằng cách so sánh điểm kiểm tra thực hành cuối kỳ giữa nhóm thử nghiệm (56 sinh viên sử dụng bộ thí nghiệm tự thiết kế) và nhóm

đối chứng (50 sinh viên khóa trước thực hành qua mô phỏng Proteus ảo).

3. KẾT QUẢ VÀ THẢO LUẬN

3.1 Kết quả chế tạo mô hình

Mô hình bộ thí nghiệm hoàn chỉnh sau khi gia công PCB và lắp ráp hoàn chỉnh được thể hiện ở hình 8. Thiết bị có kết cấu cơ khí chắc chắn, kích thước gọn nhẹ (265 x 185 x 75 mm), vỏ bảo vệ bằng nhựa. Bảng điều khiển phía trên in rõ sơ đồ chân và ký hiệu của từng IC logic, giúp việc cắm dây thực hành diễn ra trực quan và nhanh chóng. Công suất tiêu thụ tối đa của toàn bộ thí nghiệm khi vận hành đầy tải ghi nhận ở mức 4,2 W, đảm bảo thiết bị hoạt động mát và ổn định trong thời gian dài.

3.2 Kết quả thực nghiệm

Quá trình thực nghiệm trên bộ thí nghiệm mạch số được tiến hành với đầy đủ

các mạch chức năng cơ bản như mạch cổng logic, mạch mã hóa - giải mã, mạch ghép - phân kênh, mạch so sánh, mạch ghi dịch, các loại mạch đếm (nhị phân, thập phân, đếm thuận - nghịch), mạch LED hiển thị, các mạch Trigger D và J - K,... Kết quả thu được từ các thí nghiệm đều phản ánh đúng chức năng thiết kế lý thuyết của từng mạch. Kết quả đo đặc định lượng hiệu năng nguồn cấp LM2596 trên bộ thí nghiệm cho thấy độ ổn định cao. Khi không tải, điện áp ngõ ra đạt 5,02 V. Khi cấp tải đầy công suất (dòng tiêu thụ 0,8 A), điện áp ngõ ra đo được là 4,94 V. Độ sụt áp nguồn cực đại chỉ đạt 1,6%, nhỏ hơn nhiều so với giới hạn sụt áp cho phép của chuẩn logic TTL (5%). Thử nghiệm ngắn mạch chủ động bằng cách nối tắt đường 5V và GND cho thấy cầu chì tự phục hồi PTC ngắt dòng tải trong vòng 0,12 giây, bảo vệ an toàn tuyệt đối cho hệ thống.



Hình 8. Bộ thí nghiệm hoàn chỉnh

Thử nghiệm đo đặc chất lượng xung clock phát ra từ module tạo xung nhịp NE555 sử dụng máy hiện sóng cho thấy dạng sóng xung vuông có chất lượng rất tốt với thời gian sườn lên là 22,4 ns, sườn xuống là 16,8 ns, độ rộng xung đối xứng đạt 50,2%. Hiện tượng vọt lố ở đỉnh xung chỉ ở mức 0,2 V (dưới 4%), không gây ra các trạng thái kích

giả cho các IC đếm hay thanh ghi ghi dịch tuần tự.

Các tín hiệu đầu vào được cấp từ công tắc hoặc bộ tạo xung, trong khi đầu ra được quan sát trực tiếp thông qua các LED chỉ thị. Trong tất cả các trường hợp, trạng thái ngõ ra thay đổi tương ứng và chính xác theo từng ngõ vào, không xuất hiện sai lệch hoặc

bất thường. Điều này khẳng định tính ổn định, khả năng đáp ứng và độ tin cậy cao của bộ thí nghiệm.

Đặc biệt, với các mạch có tính tuần tự như mạch ghi dịch, mạch đếm, Trigger,... quá trình thay đổi trạng thái được hiển thị trực quan qua mỗi lần cấp xung, cho phép

người học dễ dàng theo dõi được bản chất hoạt động của mạch. Các mạch tổ hợp như mã hóa - giải mã, ghép - phân kênh cũng hoạt động chính xác, thể hiện rõ nguyên lý biến đổi tín hiệu logic.

Dưới đây là một vài kết quả thực nghiệm điển hình cho hoạt động của bộ thí nghiệm:

Bảng 1. Kết quả thực nghiệm mạch ghi dịch

	SH/	SR	CKI	CK	H	G	F	E	D	C	B	A	NGÕ RA
0	X	X	X	X	X	X	X	X	X	X	X	X	0
1	X	X	0	0									0
1	0	X	0	↑									0
1	1	0	0	↑									0
1	1	0	0	↑									0
1	1	0	0	↑	0	0	0	1	1	0	0	1	1
1	1	0	0	↑									1
1	1	0	0	↑									0
1	1	0	0	↑									0
1	X	X	0	↑									1

Kết quả thực nghiệm (hình 9) cho thấy mạch ghi dịch hoạt động đúng với nguyên lý thiết kế. Khi thực hiện xóa dữ liệu (CLR), tất cả các ngõ ra đều trở về trạng thái không, thể hiện đúng chức năng khởi tạo của mạch. Sau khi nạp dữ liệu song song và chuyển sang chế độ dịch tuần tự, mỗi CLK được cấp đã xuất các bit dữ liệu lần lượt dịch

sang phải. Điều này chứng minh rằng mạch đã ghi nhận chính xác chuỗi nhị phân đầu vào 00011001 và dịch nó theo đúng hướng mong muốn. Đặc biệt, các ngõ ra thay đổi nhất quán với từng xung đồng hồ, không xuất hiện sai lệch hay bất thường trong quá trình dịch. Kết quả này khẳng định tính khả thi và hiệu quả của bộ thí nghiệm.



Hình 9. Thực nghiệm mạch ghi dịch và mạch đếm

Bảng 2. Kết quả thực nghiệm mạch đếm

CLR	CLK	D2	C2	B2	A2	D1	C1	B1	A1	x10	x1
0	X	0	0	0	0	0	0	0	0	0	0
1	↑	0	0	0	0	0	0	0	1	0	1
1	↑	0	0	0	0	0	0	1	0	0	2
1	↑	0	0	0	0	0	0	1	1	0	3
1	↑	0	0	0	0	0	1	0	0	0	4
1	↑	0	0	0	0	0	1	0	1	0	5
1	↑	0	0	0	0	0	1	1	0	0	6
1	↑	0	0	0	0	0	1	1	1	0	7
1	↑	0	0	0	0	1	0	0	0	0	8
1	↑	0	0	0	0	1	0	0	1	0	9
1	↑	0	0	0	1	0	0	0	0	1	0
1	↑	0	0	0	1	0	0	0	1	1	1

Kết quả thực nghiệm cho thấy mạch đếm hoạt động ổn định và chính xác. Mỗi lần cấp xung cạnh lên, đầu ra thay đổi tuần

tự theo chuỗi giá trị nhị phân, được mã hóa dưới dạng BCD và dịch ra chỉ số đếm rõ ràng. Mạch đếm phản hồi đúng với lý

thuyết trong toàn bộ dải từ 0 đến 11, không xuất hiện sai lệch. Nhóm nghiên cứu đã lập bảng so sánh định lượng thông số kỹ thuật và giá thành với 2 dòng sản phẩm thương mại phổ biến trên thị trường là TDC-100 (Việt Nam) và ED-2000 (Hàn Quốc), kết quả thể hiện ở Bảng 3.

Số liệu so sánh ở Bảng 3 cho thấy giải pháp tự chế tạo đề xuất có ưu thế vượt trội về giá thành (chỉ bằng khoảng 37,5% so

với TDC-100 và 12,8% so với ED-2000), trong khi số lượng module thực hành tương đương và tính linh hoạt sửa chữa, thay thế linh kiện cao hơn hẳn nhờ thiết kế IC cắm trên đế socket tiện lợi. Cơ chế bảo vệ quá dòng bằng cầu chì tự phục hồi PTC độc lập cho từng module là một điểm cải tiến lớn giúp giảm thiểu tối đa rủi ro hư hỏng phần cứng khi sinh viên thao tác nhầm dây.

Bảng 3. So sánh thông số kỹ thuật và giá thành với các bộ thí nghiệm thương mại

Tiêu chí so sánh	Bộ thí nghiệm chế tạo	TDC-100 (Việt Nam)	ED-2000 (Hàn Quốc)
Số module thực hành	10 module rời rạc	8 module cố định	12 module cố định
Linh kiện chính	IC logic rời (74LS series)	IC logic rời & CPLD	IC rời & FPGA
Cơ chế bảo vệ quá tải	Cầu chì tự phục hồi PTC từng khối	Cầu chì ống tổng	Bảo vệ điện tử ngõ ra
Dây đầu nối	Dây cắm bấp chuối 2mm, Cáp cắm testboard 2.54mm	Dây cắm bấp chuối 2mm	Dây cắm bấp chuối 2mm
Chi phí chế tạo / Mua mới	~4,5 triệu VNĐ	~12 triệu VNĐ	~35 triệu VNĐ
Khả năng sửa chữa, nâng cấp	Rất cao (linh kiện rời dễ thay)	Trung bình	Thấp (board nhiều lớp phức tạp)

3.3 Kết quả ứng dụng vào giảng dạy và học tập

Bộ thí nghiệm mạch số sau khi hoàn thành đã được đưa vào sử dụng thực tế tại Trường. Để đánh giá định lượng hiệu quả đào tạo, nhóm tác giả đã tiến hành khảo sát phản hồi từ 56 sinh viên. Kết quả phân tích thống kê chi tiết cho các tiêu chí đánh giá được thể hiện ở Bảng 4. Độ tin cậy toàn diện của bảng

hỏi khảo sát đạt hệ số Cronbach’s Alpha là 0,843, khẳng định độ tin cậy khoa học tốt.

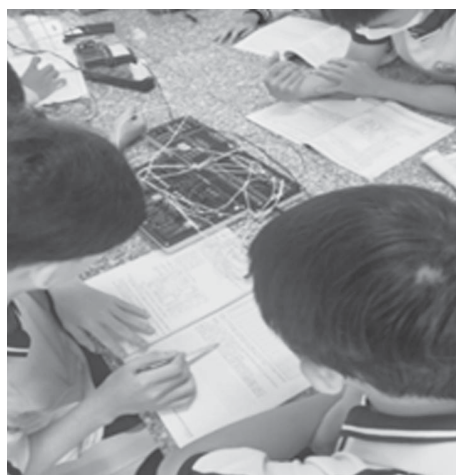
Số liệu ở Bảng 4 cho thấy tính trực quan và khả năng hỗ trợ lý thuyết là hai tiêu chí được đánh giá cao nhất (Mean tương ứng là 4,35 và 4,28). Độ lệch chuẩn của tất cả các tiêu chí đều dưới 0,7, chứng tỏ sự nhất quán và đồng thuận cao trong đánh giá của sinh viên đối với bộ thí nghiệm. Hiệu quả

nâng cao chất lượng đào tạo được chứng minh qua kết quả điểm kiểm tra thực hành cuối kỳ của sinh viên. Điểm trung bình của nhóm thử nghiệm (56 sinh viên học với bộ thí nghiệm tự thiết kế) đạt 8,25 điểm (độ lệch chuẩn 0,68), trong khi nhóm đối chứng (50 sinh viên khóa trước học qua mô phỏng Proteus trực tuyến) đạt 7,12 điểm (độ lệch chuẩn 0,85). Kết quả kiểm định

t-test độc lập cho thấy sự cải thiện điểm số trung bình thêm 15,8% của nhóm thử nghiệm có ý nghĩa thống kê rất lớn với trị số $p = 0,024 < 0,05$. Điều này khẳng định việc thực hành trực quan với tín hiệu điện vật lý thực tế trên các IC rồi giúp sinh viên rèn luyện kỹ năng thực hành tốt hơn và củng cố vững chắc tư duy thiết kế phần cứng điện tử.

Bảng 4. Thống kê kết quả khảo sát phản hồi của sinh viên (N=56)

Tiêu chí khảo sát đánh giá	Mean (Điểm trung bình)	Std. Dev (Độ lệch chuẩn)
1. Tính trực quan của giao diện và sơ đồ chân IC	4,35	0,52
2. Độ bền vật lý và tính ổn định khi hoạt động của thiết bị	4,21	0,61
3. Khả năng hỗ trợ củng cố lý thuyết bài giảng trên lớp	4,28	0,58
4. Mức độ khơi gợi hứng thú học tập và tư duy tự học	4,18	0,65
5. Sự thuận tiện trong thao tác cắm dây thực hành	4,12	0,70

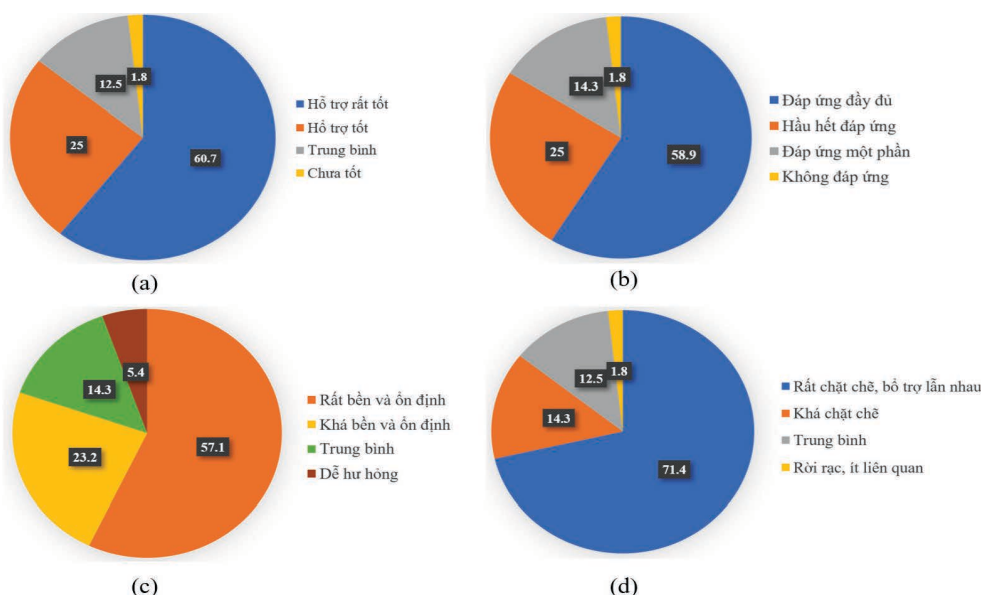


Hình 10. Bộ thí nghiệm dùng trong học tập

Kết quả khảo sát cho thấy phần lớn sinh viên đánh giá cao tính tiện dụng và giá trị học tập của bộ thí nghiệm.

Về nội dung, 60.7% cho rằng thiết bị hỗ trợ lý thuyết rất tốt (Hình 11a), 58.9% đánh

giá đáp ứng đầy đủ hàm lượng kiến thức (Hình 11b) và 57.1% nhận định thiết bị rất bền, ổn định (Hình 11c). Về mức độ hỗ trợ kiến thức lý thuyết và thực hành được đánh giá rất cao với 71,4% (Hình 11d).



Hình 11. Kết quả khảo sát chất lượng nội dung bộ thí nghiệm

Nhìn chung, sinh viên đánh giá bộ thí nghiệm mạch số ở mức rất tích cực, với tỷ lệ hài lòng cao trên hầu hết các tiêu chí. Tuy nhiên, vẫn còn một số hạn chế cần cải thiện như: thiết kế kết nối dây, sự thuận tiện của linh kiện, cũng như việc phân bổ thời gian và số lượng sinh viên trong mỗi buổi học.

4. KẾT LUẬN

Bộ thí nghiệm mạch số tích hợp đa chức năng đã được thiết kế và chế tạo thành công, đáp ứng tốt yêu cầu thực hành trực quan của học phần Kỹ thuật số. Kết quả thực nghiệm định lượng khẳng định tính ổn định cao của phần cứng: nguồn cấp LM2596 5V ổn định với độ sụt áp cực đại dưới 1,6%, mạch tạo xung Clock hoạt động chính xác từ 1 Hz đến 101,8 kHz với xung vuông chất lượng cao (rise time 22,4 ns). Cơ chế bảo vệ chủ động tích hợp cầu chì tự phục hồi PTC cho

thấy hiệu quả ngắt dòng bảo vệ cực nhanh dưới 0,12 giây khi xảy ra ngắn mạch, nâng cao tuổi thọ của thiết bị trong môi trường giảng dạy. Đóng góp khoa học và kỹ thuật nổi bật của nghiên cứu là cung cấp một giải pháp thiết kế bộ thí nghiệm số tự chế tạo có cấu trúc module hóa linh hoạt, giá thành rẻ (khoảng 3,5 triệu VNĐ) giúp giải quyết bài toán thiếu thiết bị thực hành cho đào tạo kỹ sư bán dẫn hiện nay tại Việt Nam. Kết quả thực nghiệm sư phạm chứng minh hiệu quả đào tạo vượt trội của thiết bị với điểm thực hành trung bình của sinh viên tăng 15,8% (8,25 so với 7,12) và nhận được đánh giá phản hồi cực kỳ tích cực từ người học (Mean = 4,21/5, Cronbach's Alpha = 0,843). Hướng phát triển tiếp theo của đề tài là nghiên cứu tích hợp thêm mạch đo tự động ATPG và kết nối máy tính để giám sát hoạt động logic thời gian thực.

Lời cảm ơn: *Nhóm tác giả chân thành cảm ơn phòng thí nghiệm Mlab đã tài trợ kinh phí và các trang thiết bị máy móc để hoàn thành đề tài nghiên cứu này.*

Thông tin tác giả:

ThS. Trần Thị Thanh Thảo, Trường Đại học Kỹ thuật – Công nghệ Cần Thơ, Thành phố Cần Thơ, Việt Nam.

Email: tttthao@ctu.edu.vn

ThS. Đường Khánh Sơn (*Tác giả liên hệ), Trường Đại học Kỹ thuật – Công nghệ Cần Thơ, Thành phố Cần Thơ, Việt Nam.

Email: dkson@ctu.edu.vn

Nguyễn Quốc Anh, Trường Đại học Kỹ thuật – Công nghệ Cần Thơ, Thành phố Cần Thơ, Việt Nam.

Email: nquocanh2000024@student.ctu.edu.vn

Nguyễn Duy Cường, Trường Đại học Kỹ thuật – Công nghệ Cần Thơ, Thành phố Cần Thơ, Việt Nam.

Email: ndcuongcn2211036@student.ctu.edu.vn

Đóng góp của các tác giả:

ThS. Trần Thị Thanh Thảo: Thiết kế phương pháp đánh giá hiệu quả đào tạo. Xây dựng bảng khảo sát sinh viên. Thực hiện xử lý dữ liệu thống kê định lượng, rà soát học thuật phần sư phạm kỹ thuật và định dạng bài báo.

ThS. Đường Khánh Sơn: Thiết kế nghiên cứu, xây dựng cấu trúc tổng quan hệ thống. Chỉnh sửa bản thảo, hoàn thiện nội dung bài báo, chịu trách nhiệm liên hệ và chỉnh sửa bản thảo trong suốt quá trình bình duyệt.

Nguyễn Quốc Anh: Thiết kế sơ đồ nguyên lý các khối chức năng và mạch nguồn bảo vệ. Thiết kế mạch layout, thiết kế mô hình 3D vỏ hộp bảo vệ. Thực hiện giả lập mô phỏng mạch nguyên lý.

Nguyễn Duy Cường: Gia công mạch in, hàn, lắp ráp linh kiện hoàn thiện phần cứng thiết bị. Đo đạc và thu thập thông số thực nghiệm. Hỗ trợ tổ chức lớp thực nghiệm và thu thập phiếu khảo sát sinh viên. Viết bản thảo nội dung bài báo.

Tuyên bố về việc sử dụng trí tuệ nhân tạo (AI):

☒ Các tác giả cam kết minh bạch trong việc sử dụng các công cụ trí tuệ nhân tạo (AI). Trong quá trình thực hiện nghiên cứu và viết bài báo này, AI không được sử dụng để tạo ra nội dung học thuật, xây dựng ý tưởng nghiên cứu, thiết kế phương pháp, phân tích dữ liệu hay hình thành kết luận khoa học. Trường hợp có sử dụng công cụ hỗ trợ (nếu có), các công cụ này chỉ phục vụ mục đích kỹ thuật như kiểm tra ngôn ngữ hoặc định dạng văn bản. Các tác giả chịu hoàn toàn trách nhiệm đối với nội dung của bài báo.

Thông tin bài báo:

Ngày nhận bài: 05/07/2026

Ngày hoàn thiện biên tập: 30/07/2026

Ngày duyệt đăng: 08/08/2026

Ghi chú

Các tác giả xác nhận không có tranh chấp về lợi ích đối với bài báo này.

TÀI LIỆU THAM KHẢO

- Floyd, T. L.. Digital Fundamentals (11th Edition). Boston: Pearson; 2015.
- Godse, A.P. and Godse, D.A.. Digital Logic Circuits. Pune : Technical Publications; 2009.
- Horowitz, M., Stark, D. and Alon, E.. Digital circuit design trends. IEEE Journal of Solid-State Circuits. 2008; 43(4): 757-766.
- Jain, R.P.. Modern Digital Electronics. New Delhi: Tata McGraw Hill Education Private Limited; 2010.
- Khánh Linh (2024). Đến năm 2030, đào tạo ít nhất 50.000 nhân lực đại học trở lên phục vụ ngành công nghiệp bán dẫn. [https://bao.chinhphu.vn/den-nam-2030-dao-cao-it-nhat-5-0000-nhan-luc-dai-hoc-tro-len-phuc-vu-nganh-cong-nghiep-ban-dan-102240921174315997 .htm](https://bao.chinhphu.vn/den-nam-2030-dao-cao-it-nhat-5-0000-nhan-luc-dai-hoc-tro-len-phuc-vu-nganh-cong-nghiep-ban-dan-102240921174315997.htm), truy cập 12/08/2025.
- Mano, M. M. and Ciletti, M. D.. Digital Design: With an Introduction to the Verilog HDL, VHDL, and SystemVerilog (6th Edition). Boston: Pearson; 2017.
- Mathesul, S., Rambhad, A., Pisey, S. and et al.. Open simulator for digital circuit based virtual experiments. International Journal of Computer Engineering & Technology. 2011; 2(3): 1103-1107.
- Praja, M. J. I. and Saputra, R. S. (2022). Seven segment display circuit simulation using Electronics Workbench. International Journal of Ethno-Sciences and Education Research. 2022; 2(2): 49-58.
- Tống Thị Lan, Nguyễn Thị Nga, Vũ Thanh Hải và cộng sự. Thiết kế, chế tạo mô hình thực hành mạch điện tử tại Trường Đại học Thái Bình. [https://tapchicongthuong.vn/thiet-ke--che-cao-mo-hinh-thuc-hanh-mach-dien-tu-tai-truong-dai-hoc-thai-binh-132334 .htm](https://tapchicongthuong.vn/thiet-ke--che-cao-mo-hinh-thuc-hanh-mach-dien-tu-tai-truong-dai-hoc-thai-binh-132334.htm), truy cập 07/07/2025.
- Zhao, L.. Design of Digital Circuit Experiment Course Based on FPGA. World Journal of Engineering and Technology. 2021; 9(3): 346-356.

DESIGN AND MANUFACTURE OF DIGITAL CIRCUIT EXPERIMENT KIT FOR LEARNING AND TEACHING PURPOSES

Duong Khanh Son^{1,*}, Tran Thi Thanh Thao², Nguyen Quoc Anh¹, Nguyen Duy Cuong¹

¹Faculty of Mechanical Engineering, Can Tho University of Technology, Vietnam

²Office of Educational Testing and Quality Assurance, Can Tho University of Technology, Vietnam

Abstract: *This study aims to design and fabricate an integrated, modular, and multi-functional digital circuit experimental kit to meet the requirements of intuitive practical training and to enhance hardware durability in educational environments. The implementation methodology involves analyzing the detailed course syllabus, selecting appropriate components, designing schematics in Proteus software, developing 3D models and printed circuit boards (PCBs) in Altium Designer, and fabricating the hardware enclosure using laser cutting and engraving technology. The novelty of this research lies in the integration of an active protection system against short circuits, reverse polarity, and overcurrent using polymeric positive temperature coefficient (PPTC) resettable fuses for each individual functional block. Experimental results demonstrate that the integrated 5.0 VDC power supply operates stably with a voltage drop of less than 1.6% under full load (0.8 A), and the clock frequency is precisely adjustable from 1 Hz to 102 kHz with a rise time of 24 ns. The logical testing success rate for the practical exercises reached 100% over 20 continuous test cycles. A survey evaluation conducted on 56 students indicated that the device effectively supported the reinforcement of theoretical knowledge, achieving an average score of 4.21/5 (Cronbach's Alpha = 0.84). The research findings provide a cost-effective, self-built pedagogical tool that enhances teaching and learning efficiency while fostering student engagement and interest in the subject matter.*

Keywords: *digital circuit experiment kit, digital signal, microchip, semiconductor engineering education*

Author Information:

MSc. Tran Thi Thanh Thao, Can Tho University of Technology, Can Tho City, Vietnam.

Email: ttthao@ctuvt.edu.vn

MSc. Duong Khanh Son (*Corresponding author), Can Tho University of Technology, Can Tho City, Vietnam.

Email: dkson@ctuvt.edu.vn

Nguyen Quoc Anh, Can Tho University of Technology, Can Tho City, Vietnam.

Email: nquocanh2000024@student.ctuvt.edu.vn

Nguyen Duy Cuong, Can Tho University of Technology, Can Tho City, Vietnam.

Email: ndcuongcn2211036@student.ctuvt.edu.vn

Note

The authors declare no competing interests regarding this article.